

Rec'd PCT/PTO 27 DEC 2004
PCT/JP 03/08173

27.06.03 #3

日 本 国 特 許 庁
JAPAN PATENT OFFICE

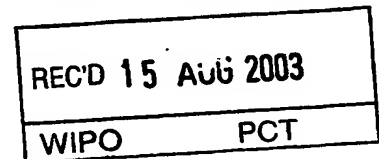
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 6 月 2 8 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 1 9 0 2 7 0
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 1 9 0 2 7 0]

出 願 人 日立電線株式会社
Applicant(s): 日本電気株式会社

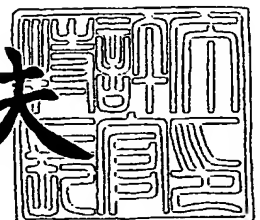


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 3 年 7 月 3 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



Best Available Copy

出証番号 出証特 2 0 0 3 - 3 0 6 0 9 1 9

【書類名】 特許願

【整理番号】 HD140483

【提出日】 平成14年 6月28日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/205

【発明の名称】 多孔質基板とその製造方法、GaN系半導体積層基板とその製造方法

【請求項の数】 14

【発明者】

【住所又は居所】 東京都千代田区大手町一丁目6番1号 日立電線株式会社内

【氏名】 柴田 真佐知

【発明者】

【住所又は居所】 東京都千代田区大手町一丁目6番1号 日立電線株式会社内

【氏名】 大島 祐一

【発明者】

【住所又は居所】 東京都千代田区大手町一丁目6番1号 日立電線株式会社内

【氏名】 江利 健

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 碓井 彰

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 砂川 晴夫

【特許出願人】

【識別番号】 000005120

【氏名又は名称】 日立電線株式会社

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100068021

【弁理士】

【氏名又は名称】 絹谷 信雄

【手数料の表示】

【予納台帳番号】 014269

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 多孔質基板とその製造方法、GaN系半導体積層基板とその製造方法

【特許請求の範囲】

【請求項1】 基板上に複数の多孔質層を有し、前記多孔質層のうちの最表面に位置する多孔質層における空隙の平均開口部径が、前記最表面に位置する多孔質層よりも基板側に位置する多孔質層における空隙の直径よりも小さいことを特徴とする多孔質基板。

【請求項2】 基板上に複数の多孔質層を有し、前記多孔質層のうちの最表面に位置する多孔質層における空隙の平均開口部径が、前記最表面に位置する多孔質層よりも基板側に位置する多孔質層における空隙の直径よりも小さく、前記多孔質の体積空隙率が10～90%の範囲内にあることを特徴とする多孔質基板。

【請求項3】 基板上に二層の多孔質層を有し、前記二層の多孔質層のうちの最表面に位置する第一の多孔質層における空隙の平均開口部径が、前記第一の多孔質層よりも基板側に位置する第二の多孔質層における空隙の直径よりも小さく、前記第一の多孔質層における空隙の50%以上が、前記第一の多孔質層の表面から前記第一の多孔質層と前記第二の多孔質層の界面まで貫通していることを特徴とする多孔質基板。

【請求項4】 基板上に二層の多孔質層を有し、前記二層の多孔質層のうちの最表面に位置する第一の多孔質層における空隙の平均開口部径が、前記第一の多孔質層よりも基板側に位置する前記第二の多孔質層における空隙の直径よりも小さく、前記第一の多孔質層における空隙の50%以上が、前記第一の多孔質層の表面から前記第一の多孔質層と前記第二の多孔質層との界面まで貫通し、前記第一の多孔質層及び前記第二の多孔質層における体積空隙率が10～90%の範囲にあることを特徴とする多孔質基板。

【請求項5】 上記第一の多孔質層が金属材料からなる請求項3又は4記載の多孔質基板。

【請求項6】 上記第一の多孔質層が金属酸化物、金属窒化物、金属炭化物のうちいずれかからなる請求項3又は4記載の多孔質基板。

【請求項 7】 上記第二の多孔質層が半導体材料からなる請求項 3 又は 4 記載の多孔質基板。

【請求項 8】 上記第二の多孔質層が III 族窒化物系化合物半導体材料からなる請求項 3 又は 4 記載の多孔質基板。

【請求項 9】 上記第一の多孔質層が T i N からなり、かつ、上記第二の多孔質層が G a N からなる請求項 3 又は 4 記載の多孔質基板。

【請求項 10】 上記第一の多孔質層における空隙率の平均開口部径が $1\ \mu\text{m}$ 以下である請求項 3 又は 4 記載の多孔質基板。

【請求項 11】 上記第一の多孔質層における膜厚が $1\ \mu\text{m}$ 以下である請求項 3 又は 4 記載の多孔質基板。

【請求項 12】 基板上に異なる材料からなる層を二層以上成長し、前記各層に対して熱処理を加えることにより前記各層の内部に空隙を形成することを特徴とする多孔質基板の製造方法。

【請求項 13】 請求項 1 ~ 11 いずれかに記載の多孔質基板の上に、G a N 系半導体層を成長したことを特徴とする G a N 系半導体積層基板。

【請求項 14】 基板に異なる材料からなる層を二層以上形成し、前記各層に熱処理を加えることにより前記各層の内部に空隙を形成して多孔質基板を形成し、その多孔質基板上に G a N 半導体層を成長させることを特徴とする G a N 系半導体積層基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体等、特に III 族窒化物半導体の結晶を成長するために用いられる基板の構造に関するものである。

【0002】

【従来の技術】

窒化ガリウム (G a N)、窒化アルミニウム (A l N)、窒化インジウム (I n N)、窒化インジウムガリウム (I n G a N)、窒化ガリウムアルミニウム (G a A l N) 等の G a N 系化合物半導体は、青色発光ダイオード (L E D) やレ

ーザーダイオード(LD)用材料として、脚光を浴びている。さらに、GaN系化合物半導体は、耐熱性や耐環境性が良いという特徴を活かして、電子デバイス用素子への応用開発も始まっている。

【0003】

GaN系化合物半導体は、バルク結晶成長が難しく、従って実用に耐えるGaNの自立基板は未だ開発途上にある。現在広く実用化されているGaN成長用の基板はサファイアであり、単結晶サファイア基板の上に有機金属気相成長法(MOVPE法)等でGaNをエピタキシャル成長させる方法が一般に用いられている。

【0004】

サファイア基板は、GaNと格子定数が異なるため、サファイア基板上に直接GaNを成長させたのでは単結晶膜を成長させることができない。このため、サファイア基板上に一旦低温でAlNバッファ層を成長させ、この低温成長バッファ層で格子の歪みを緩和させてからその上にGaNを成長させる方法が発明された(特開平2-81484号公報)。

【0005】

この低温成長窒化物層をバッファ層として用いることで、GaNの単結晶エピタキシャル成長は可能になった。

【0006】

しかし、この方法でも、やはり基板と結晶の格子のずれは如何ともし難く、こうして得られたGaNは、 $10^9 \sim 10^{10} \text{ cm}^{-2}$ もの転位を有している。この欠陥は、GaN系LDを製作する上で障害となる。

【0007】

近年、サファイアとGaNの格子定数差に起因して発生する欠陥の密度を低減する方法として、ELO (Appl. Phys. Lett. 71(18)2638(1997)) や、FIELO (Japan. J. Appl. Phys. 38, L184(1999))、ペンデオエピタキシー(MRS Internet J. Nitride Semicond. Res. 4S1, G3.38(1999))といった成長技術が報告された。

【0008】

これらの成長技術は、サファイア等の基板上に成長させたGaN上に、SiO₂等でパターニングされたマスクを形成し、マスクの窓部からさらにGaN結晶を選択的に成長させて、マスク上をGaNがラテラル成長で覆うようにすることで、下地結晶からの転位の伝播を防ぐものである。

【0009】

これらの成長技術の開発により、GaN中の転位密度は 10^7 cm^{-2} 台程度にまで、飛躍的に低減させることができるようになった。例えば、特開平10-312971号公報には、この技術の一例が開示されている。

【0010】

【発明が解決しようとする課題】

前述のELOをはじめとする低転位GaNの成長技術は、いずれもサファイア等の基板上にSiO₂などのパターニングされたマスクを形成する工程を必要とする。この工程は、CVD法等によるSiO₂膜の堆積工程、レジストの塗布工程、フォトリソグラフィ工程、エッチング・洗浄工程等からなり、非常に複雑で多大な時間を要する。

【0011】

また、微細な加工技術を要求されるため、マスク形成の歩留まり（再現性）が悪いという問題もある。さらに、本工程中には多数の熱処理工程、洗浄工程があり、ハンドリングによる基板の汚染、破損の危険性が高い。

【0012】

前記の技術は、上述の通り複雑な工程を要するものの、得られるGaN結晶の転位密度は、必ずしもLD開発にとって満足のいく値にはなっていない。

【0013】

これは、選択成長のためのマスクがある領域と無い領域との差に起因して、成長するGaN中に歪が発生し、結晶の軸が傾くためと考えられており、例えば、Appl. Phys. Lett., Vol.76, No.26(2000)3893-3895やJ. Crystal Growth 208(2000)804-808などで報告されている。

【0014】

本発明の目的は、上述の問題を解決すべく、従来の結晶成長方法がそのまま適

用可能で、かつ従来よりも大幅に欠陥密度の少ないGaN単結晶のエピタキシャル成長を可能とするGaN結晶成長用下地基板としての多孔質基板とその製造方法、GaN系半導体積層基板とその製造方法を提供するものである。

【0015】

【課題を解決するための手段】

上記の目的を達成するために、請求項1の発明は、基板上に複数の多孔質層を有し、前記多孔質層のうちの最表面に位置する多孔質層における空隙の平均開口部径が、前記最表面に位置する多孔質層よりも基板側に位置する多孔質層における空隙の直径よりも小さくした多孔質基板である。

【0016】

請求項2の発明は、基板上に複数の多孔質層を有し、前記多孔質層のうちの最表面に位置する多孔質層における空隙の平均開口部径が、前記最表面に位置する多孔質よりも基板側に位置する多孔質層における空隙の直径よりも小さく、前記多孔質の体積空隙率が10～90%の範囲内にある多孔質基板である。

【0017】

請求項3の発明は、基板上に二層の多孔質層を有し、前記二層の多孔質層のうちの最表面に位置する第一の多孔質層における空隙の平均開口部径が、前記第一の多孔質層よりも基板側に位置する第二の多孔質層における空隙の直径よりも小さく、前記第一の多孔質層における空隙の50%以上が、前記第一の多孔質層の表面から前記第一の多孔質層と前記第二の多孔質層の界面まで貫通している多孔質基板である。

【0018】

請求項4の発明は、基板上に二層の多孔質層を有し、前記二層の多孔質層のうちの最表面に位置する第一の多孔質層における空隙の平均開口部径が、前記第一の多孔質層よりも基板側に位置する前記第二の多孔質層における空隙の直径よりも小さく、前記第一の多孔質層における空隙の50%以上が、前記第一の多孔質層の表面から前記第一の多孔質層と前記第二の多孔質層との界面まで貫通し、前記第一の多孔質層及び前記第二の多孔質層における体積空隙率が10～90%の範囲にある多孔質基板である。

【0019】

請求項5の発明は、上記第一の多孔質層が金属材料からなる請求項3又は4記載の多孔質基板である。

【0020】

請求項6の発明は、上記第一の多孔質層が金属酸化物、金属窒化物、金属炭化物のうちいずれかからなる請求項3又は4記載の多孔質基板である。

【0021】

請求項7の発明は、上記第二の多孔質層が半導体材料からなる請求項3又は4記載の多孔質基板である。

【0022】

請求項8の発明は、上記第二の多孔質層がIII族窒化物系化合物半導体材料からなる請求項3又は4記載の多孔質基板である。

【0023】

請求項9の発明は、上記第一の多孔質層がTiNからなり、かつ、上記第二の多孔質層がGaNからなる請求項3又は4記載の多孔質基板である。

【0024】

請求項10の発明は、上記第一の多孔質層における空隙率の平均開口部径が1 μ m以下である請求項3又は4記載の多孔質基板である。

【0025】

請求項11の発明は、上記第一の多孔質層における膜厚が1 μ m以下である請求項3又は4記載の多孔質基板である。

【0026】

請求項12の発明は、基板上に異なる材料からなる層を二層以上成長し、前記各層に対して熱処理を加えることにより前記各層の内部に空隙を形成するようにした多孔質基板の製造方法である。

【0027】

請求項13の発明は、請求項1～11いずれかに記載の多孔質基板の上に、GaN系半導体層を成長したGaN系半導体積層基板である。

【0028】

請求項14の発明は、基板に異なる材料からなる層を二層以上形成し、前記各層に熱処理を加えることにより前記各層の内部に空隙を形成して多孔質基板を形成し、その多孔質基板上にGaN半導体層を成長させるようにしたGaN系半導体積層基板の製造方法である。

【0029】

【発明の実施の形態】

以下、本発明の好適な一実施形態を詳述する。

【0030】

本発明の要点は、GaNエピ中の転位低減を可能にする下地基板として、表面により細かい空隙を設けた2層構造の多孔質層を有する基板を用いることにある。本発明の多孔質基板は、サファイヤ等の基板上に、エピタキシャル成長法にてGaN層を形成し、そのGaN層上にTi層などの金属膜を蒸着した後、これをアンモニア等の雰囲気中で熱処理することで、金属膜に空隙が形成されて金属窒化物などの第一の多孔質層が形成されると同時にGaN層の一部がエッチングされて表面に高密度の空隙が形成された第二の多孔質層が形成される。

【0031】

これにより、本発明にかかる多孔質基板は、通常のGaN系結晶のエピタキシャル成長に用いられる手法、即ち、MOVPE法、HVPE法、MBE法等を用いた結晶成長全般に用いることが可能である。

【0032】

本発明にかかる多孔質基板上の結晶成長においては、2層の多層膜の材質の組み合わせ方により、2種類の成長モードが現出する。

【0033】

すなわち、表面に現れる第一の多孔質層が、内部にある第二の多孔質層よりも、成長結晶との親和力が強い材質からなっている場合（第1のモード）と表面に現れる第一の多孔質層が、内部にある第二の多孔質層よりも、成長結晶との親和力が弱い材質からなっている場合（第2のモード）の2種類の成長モードが現出する。

【0034】

第1のモード;

【0035】

表面に現れる第一の多孔質層が、内部にある第二の多孔質層よりも、成長結晶との親和力が強い材質からなっている場合、成長結晶の初期成長核は、第一の多孔質層の表面に優先的に発生し、さらに成長が進むと、この成長核同士が結合して最終的には平坦な膜となる。この際、第一の多孔質層が核発生のためのサイトを与える働きをするため、表面に現れている空隙の密度を制御すれば、結晶成長核の密度を制御することができる。エピタキシャル結晶中に発生する転位の密度は、この初期核発生密度と相関があり、初期核発生密度を下げれば、転位密度も減少する。但し、初期核発生密度を下げると、結晶が平坦化するまでに必要な結晶の厚みが増し、エピタキシャル層の表面の平坦性が劣化する傾向にあるため、結晶成長条件や必要とする成長膜の厚さ、平坦性等を勘案して、多孔質基板の空隙率を最適化する必要がある。ここで、核発生サイトを制御するだけであれば、第一の多孔質層の下地は多孔質である必要はないが、下地となる第二の多孔質層を挿入することで、下地基板と成長結晶との歪を緩和し、より低転位の結晶を成長することが可能となる。第一の多孔質層の空隙が、第二の多孔質層の空隙よりも小さい必要があるのは、第一の多孔質層上に選択的に結晶成長核を発生させ、第二の多孔質層内での核発生を抑制するためである。第一の多孔質層と第二の多孔質層の両方から同時に結晶成長核が発生すると、成長結晶は多結晶化してしまう確率が増してしまう。

【0036】

第2の成長モード;

【0037】

次に表面に現れる第一の多孔質層が、内部にある第二の多孔質層よりも、成長結晶との親和力が弱い材質からなっている場合、結晶成長の初期成長核は、第二の多孔質層の空隙中に優先的に発生し、成長結晶は第一の多孔質層の空隙を通過して第一の多孔質層の表面に到達する。空隙から顔を出した結晶は、その後第一の多孔質層の表面をラテラル成長し、最終的には結合して平坦な膜となる。この成長モードにおいては、第一の多孔質層は、微少な窓を有するマスクとして機能し

、E L O 成長と同様のメカニズムにより、成長結晶中に発生した転位の伝播が第一の多孔質層により止められ、第一の多孔質層上に成長する結晶が低転位化する。第一の多孔質層の空隙が、第二の多孔質層の空隙よりも小さい必要があるのは、第一の多孔質層の空隙の方が大きいと、転位の伝播を止めるマスクの働きが失われてしまうためである。

【0038】

上述のように、本発明の多孔質基板を用いた場合、2種類の成長モードが現出する可能性があるが、いずれのモードにおいても得られるエピタキシャル結晶の低転位化という目的は達成が可能であり、どちらのモードの場合も発明の有効性は発揮することが可能である。

【0039】

次に空隙の最適条件についての根拠を説明する。

【0040】

第一の多孔質層中に設けられた空隙の平均的な開口部径が、その直下に位置する第二の多孔質層中に設けられた平均的な空隙の直径よりも小さいことの必要理由は、第1の成長モードでは、第一の多孔質層上に選択的に結晶成長核を発生させ、第二の多孔質層内での核発生を抑制して多結晶化を防止するためであり、第2の成長モードでは、転位の伝播を止めるマスクの働きが失わないようにするためである。

【0041】

第一の多孔質層中に設けられた空隙の総数のうち、その50%以上が、基板表面から第二の多孔質層との界面まで貫通していることが必要理由は、前述の2つの成長モードの内、前者のモードの場合においては、成長結晶と基板との歪緩和効果を発現させるため、後者のモードの場合においては、第一の多孔質層中で発生した結晶が、第二の多孔質層表面にまで到達させる窓として機能させるためである。

【0042】

第一の多孔質層と第二の多孔質層の材質を違える必要があるのは、成長結晶と各層と間に働く親和力に差を持たせ、成長核の発生を選択的に生じさせるため

ある。どちらの多孔質層にも等しく核発生が生じると、前述のように多結晶化する危険が増すことになる。

【0043】

前述の2つの成長モードの内、第1の成長モードを発現させるには、第一の多孔質層は単結晶である必要がある。また、第2の成長モードにおいても、第一の多孔質層は、単結晶であった方が、成長結晶の結晶性、平坦性が向上する傾向がある。そのためには、第二の多孔質層も単結晶であり、第一の多孔質層は、第二の多孔質層にエピタキシャル成長していることが望ましい。第二の層を半導体層、特にIII-V族化合物半導体層とし、その上に金属膜をエピタキシャル成長させることは、比較的容易に行える。この積層基板に、後述する実施例で説明するように適当な条件で処理を行うと、前記金属膜は金属酸化物、金属窒化物、金属炭化物のいずれかに変化し、本発明のような多孔質層を積層した構造が得られる。

【0044】

もちろん、本発明は多孔質層を積層した構造であることが要点であり、その材質、製法には上記以外の様々な組合せがあり得る。

【0045】

第一の多孔質層中に設けられた空隙の平均開口部径が $1\mu\text{m}$ 以下であることが望ましい。その理由は、空隙の平均開口部径が $1\mu\text{m}$ よりも大きいと、第1の成長モードの場合、空隙の内部、即ち第二の多孔質層中からも核が発生してしまい、エピタキシャル層の多結晶化が生じてしまうため、また、第2の成長モードの場合、転位の伝播を止めるマスクの機能が果たせなくなり、低転位化の効果が薄れるためである。

【0046】

第一の多孔質層の膜厚は、 $1\mu\text{m}$ 以下であることが望ましい。これは、第2の成長モードにおいてエピタキシャル層の多結晶化を防ぐために望ましい条件である。第一の多孔質層の空隙の平均開口部径が $1\mu\text{m}$ 以下であり、かつ膜厚が $1\mu\text{m}$ を超えると、第二の多孔質層中だけに選択的に成長核を発生させることが難しくなり、エピタキシャル層の多結晶化が生じてしまう。

【0047】

第一の多孔質層の体積空隙率は、10%以上90%以下であり、かつ前記空隙が、多孔質層中に略均一に分散して形成されていることが望ましい。これは、体積空隙率が10%未満でも、また90%を超えても、多孔質膜としての前述の機能が失われてしまうためである。分布が均一であることの必要性も、同様の理由による。

【0048】

第二の多孔質層の体積空隙率は、10%以上、90%以下であり、かつ前記空隙が、多孔質層中に略均一に分散して形成されていることが望ましい。これは、体積空隙率が10%未満では、多孔質膜としての前述の機能が失われてしまうためであり、逆に90%を超えると、強度が不足して第一の多孔質層を支持していることができなくなってしまうためである。

【0049】

本発明にかかる多孔質基板は、2層の多孔質層自体が自立した基板であっても構わないが、下地に空隙を有さないサファイア等の基体（基板）があり、その表面に2層の多孔質層が形成された構造であってもよい。

【0050】

本発明においては、多孔質層を、3層以上に積層する構造の変形例でも、本発明と同様の効果を得ることができるであろう。

【0051】

前述の、前者の成長モードをとる場合には、2層の多孔質層が接触している界面に、空隙を含まない第三の層が挿入されている構造でも、同様の効果を得ることができると考えられる。

【0052】

【実施例】

以下、添付図面と共に本発明の実施例を説明する。

【0053】

実施例1

【0054】

図1は、単結晶サファイヤ基板1上にGaNからなる第二の多孔質層2を、その第二の多孔質層2上にTiN等の金属窒化物からなる第一の多孔質層3を形成した多孔質基板10を示している。

【0055】

この図1に示す構造の多孔質基板10を作製する方法について述べる。

【0056】

図2(a)に示すように、直径2インチの単結晶サファイアC面基板上1に、MOVPE法で、TMGとNH₃を原料として、GaN層2aを500nm成長した基板8を用意した。

【0057】

このGaN層2a上に、真空蒸着装置を用いて金属Ti膜3aを20nm蒸着し(図2(b))、これを電気炉に入れて、NH₃を20%混合したH₂の気流中で、1040℃で20分間の熱処理を施した。

【0058】

この結果、図2(c)に示すようにGaN層2aの一部がエッチングされて高密度の空隙が発生して第二の多孔質層2が形成され、同時に、Ti膜3aは窒化されてTiNに変化し、表面にはサブミクロンの微細な穴が高密度に形成された第一の多孔質層3が形成される。

【0059】

こうして得られた多孔質基板10の表面SEM写真を図3に、同多孔質基板の断面SEM写真を図4に示す。

【0060】

図3より、多孔質基板の表面を形成する第一の多孔質層には、0.1μm程度の貫通孔が面内ほぼ均一に形成されていることが見てとれる。

【0061】

また、図4より、第二の多孔質層には、第一の多孔質層の空隙よりも大きい1μm程度の空隙が面内ほぼ均一に形成され、山型になったGaN結晶の頂上部分で網目状のTiN層(第一の多孔質層)が支持された構造になっていることが見てとれる。

【0062】

実施例 2

【0063】

実施例 1 で示した多孔質基板 10 上に、MOVPE 法で GaN 結晶を成長した例を図 5 で説明する。

【0064】

実施例 1 の方法で作製した多孔質基板 10 を MOCVD 炉内に入れて、 H_2 を 20% 混合したアンモニア気流中で、 $1050^{\circ}C \times 30min$ の熱処理を施した。さらに引き続き、同炉内で、Ti 膜上に TMG とアンモニアを原料として、 $1050^{\circ}C$ で GaN 膜 4 を $2\mu m$ 成長した。得られた GaN エピタキシャル基板 12 の表面は、非常に平坦で、ノマルスキー顕微鏡観察および SEM 観察の結果、サファイア基板上に低温成長バッファ層を介して成長した既存の GaN エピタキシャル基板と比較して、表面の微少な凹凸が少ない、良好な表面状態となっていることが確認できた。

【0065】

基板 12 の表面を AFM (原子間力顕微鏡) で観察し、表面に観察されるピット (転位に対応すると言われている) の密度を測定したところ、 5×10^6 個 / cm^2 と、非常に少なく、結晶性の高い GaN 単結晶基板 12 が得られていることを確認した。

【0066】

この基板 12 の X 線回折測定を行ったところ、GaN (0002) 面回折ロッキングカーブの半値幅は、基板面内のどこを測定しても約 $90sec$ 、また、(10-10) 面回折ロッキングカーブの半値幅も、基板面内のどこを測定しても約 $140sec$ と、良好で均一な結晶性を有していることが確認できた。

【0067】

実施例 3

【0068】

第一の多孔質層の材料として Pt を、第二の多孔質層の材料として GaN を用いた例について、実施例 1 と同様図 2 を用いて説明する。

【0069】

直径2インチの単結晶サファイアC面基板1上に、MOVPE法で、TMGと NH_3 を原料として、GaN層2aを $0.5\mu\text{m}$ 成長した基板8を用意した。このGaN層2a上に、金属Pt膜3aを20nm蒸着し、これを電気炉に入れて、大気中で、 850°C 、20分間の熱処理を施した。この結果、GaN層2中には図4と類似した高密度の空隙を有する第二の多孔質層2が形成され、Pt膜には、高密度のサブミクロンサイズの穴を有する第一の多孔質層3が形成された。

【0070】

実施例4

【0071】

実施例3で示した多孔質基板10上に、HVPE法でGaN結晶を成長した例を述べる。

【0072】

実施例3の方法で作製した多孔質基板10をHVPE炉に入れ、GaNを $50\mu\text{m}$ 堆積した。成長に用いた原料は NH_3 とGaClで、キャリアガスとして N_2 を用いた。供給ガス中のGaCl分圧、 NH_3 分圧は、それぞれ、 $8 \times 10^{-3}\text{atm}$ 、 $8 \times 10^{-2}\text{atm}$ である。成長は常圧で行い、成長温度は 1050°C とした。

【0073】

得られたGaNエピタキシャル基板の表面は非常に平坦で、顕微鏡観察およびSEM観察により、サファイア基板上に SiO_2 でストライプマスクを形成してELO成長した、既存のGaNエピ基板と比較して、同等かそれ以上の良好な表面状態となっていることを確認した。この基板のX線回折測定を行つたところ、GaN(0002)面、および(10-10)面の回折のFWHMは、基板面内のどこを測定してもそれぞれ、約 100sec 、 140sec と、良好で均一な結晶性を有していることが確認できた。また、得られたGaNエピタキシャル基板の転位密度を、熱燐酸、硫酸混合液(250°C)に試料を浸した結果得られるエッチピットで計測したが、 $1 \times 10^7\text{cm}^{-2}$ と非常に少ないことが判明

した。さらに、原子間力顕微鏡で表面のピットの密度も測定したところ、この値も 5×10^6 個/cm² と、非常に少なく、結晶性の高い GaN エピタキシャル基板が得られていることを確認した。

【0074】

上述の実施例では、GaN 結晶成長の例について述べたが、本発明においては、AlGaN 結晶や InGaN 結晶等の窒化物系結晶全般に適用が可能である。更に、GaN 系以外の材料の結晶成長に適用しても、同様のメカニズムで低欠陥密度の結晶成長が可能になる。

【0075】

特に成長結晶とは異種の材料からなる基板上に結晶を成長する、いわゆるヘテロエピタキシャル成長が必要な材料系に応用すると、効果的である。

【0076】

本発明の多孔質基板の使用方法、応用システムなどを説明すると、本発明にかかる多孔質基板は、通常の GaN 系結晶のエピタキシャル成長に用いられる手法、即ち、MOVPE 法、HVPE 法、MBE 法等を用いた結晶成長全般に用いることが可能であり、本多孔質基板上に GaN 結晶を成長することにより、低転位密度のエピタキシャル成長結晶を容易に得ることができる。更に、その上に発光ダイオード (LED) やレーザーダイオード (LD) 等のデバイス機能を有するエピタキシャル構造を成長させることで、高出力、高信頼性の発光素子を製作することが可能になる。もちろん、GaN-HEMT などの電子デバイス作製用基板としても応用が可能である。

【0077】

【発明の効果】

本発明の多孔質基板を用いることで、従来の結晶成長方法を用いて、容易に低欠陥密度のエピタキシャル結晶成長が可能になる。特に、GaN 系の結晶成長に適用すると効果的で、転位密度の低いエピタキシャル成長ウェハが得られることから、その上に形成した発光ダイオード (LED) やレーザーダイオード (LD) 等のデバイスで、高出力かつ高信頼性が得られる。

【0078】

本発明の多孔質基板は、多層膜に熱処理を加えるだけの簡単なプロセスにより作製することが可能であり従来エピタキシャル結晶の転位低減に用いられていたE L O等の複雑なフォトリソ工程を必要とするプロセスに較べて、高価な装置を必要としない、熟練も必要としない、再現性が高い、工程が簡略で時間もかからない、コストがかからない等の多くの優位な点を有している。

【図面の簡単な説明】

【図 1】

本発明の一実施例に係る基板の断面構造を模式的に現した図である。

【図 2】

本発明の一実施例に係る基板の製造方法を、基板の断面構造にて模式的に表した図である。

【図 3】

本発明の一実施例に係る基板の表面S E M写真である。

【図 4】

本発明の一実施例に係る基板の断面S E M写真である。

【図 5】

本発明の多孔質基板を用いてG a N層を形成した例を示す図である。

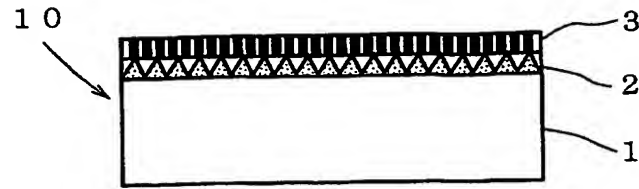
【符号の説明】

- 1 基板
- 2 第二の多孔質体
- 3 第一の多孔質体
- 10 多孔質基板

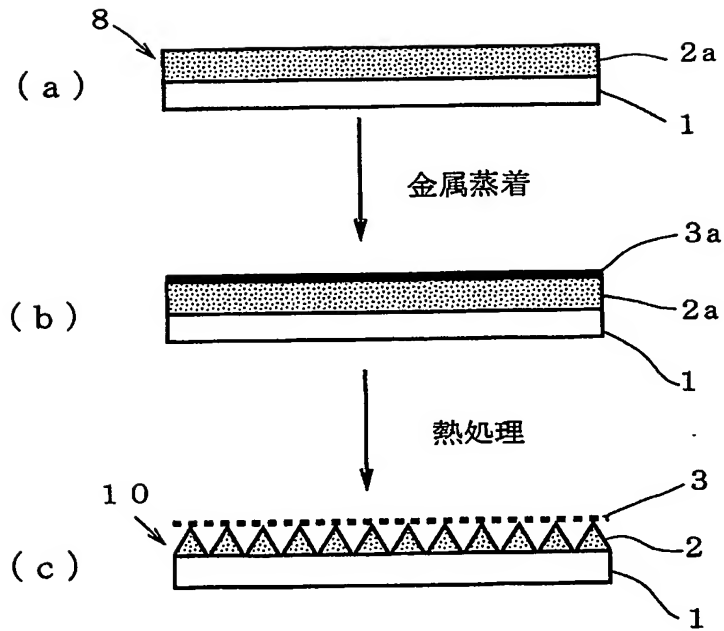
【書類名】

図面

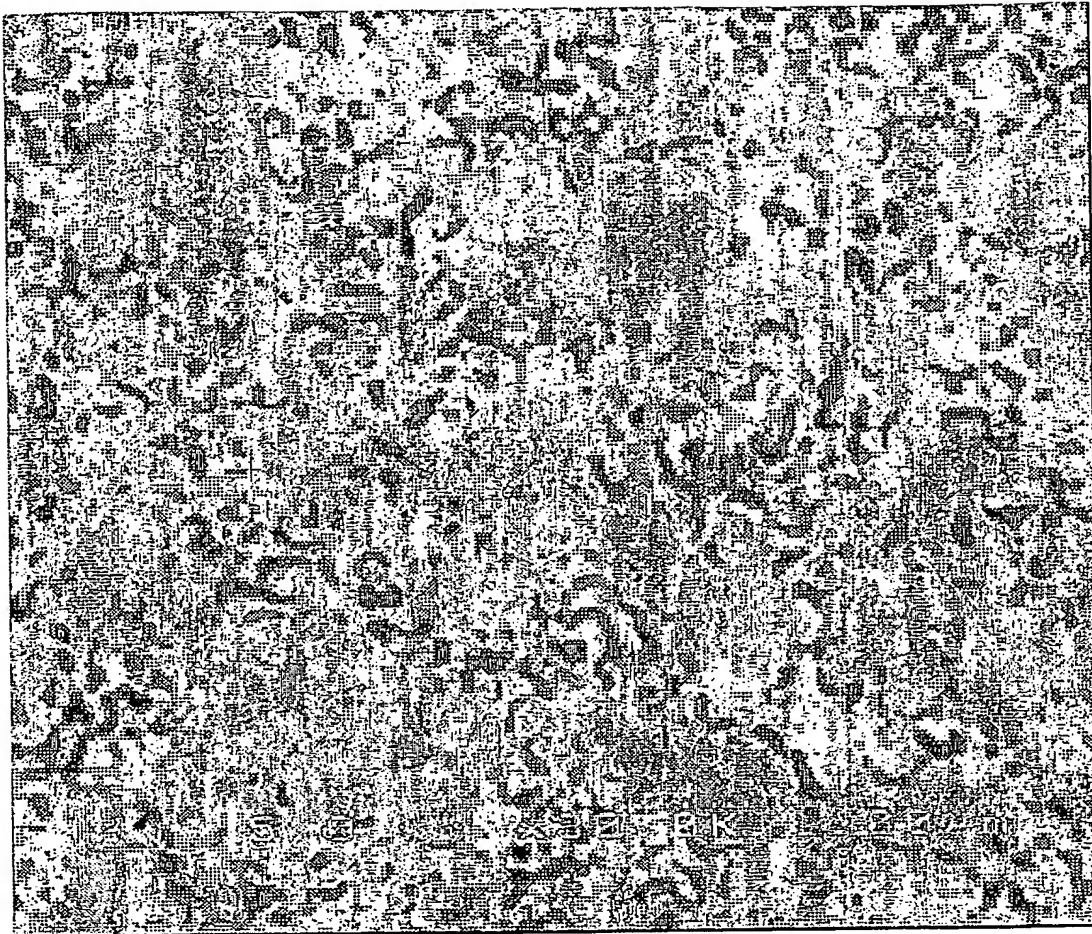
【図 1】



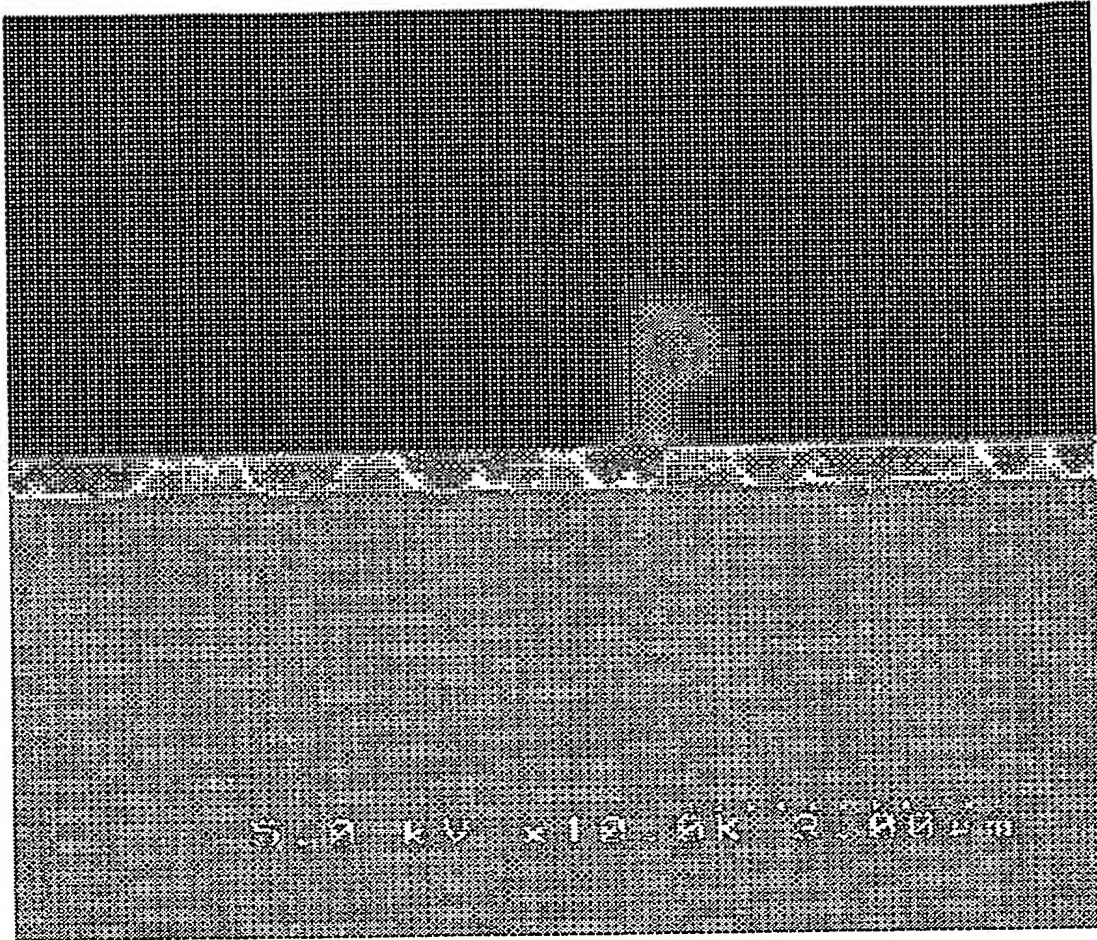
【図 2】



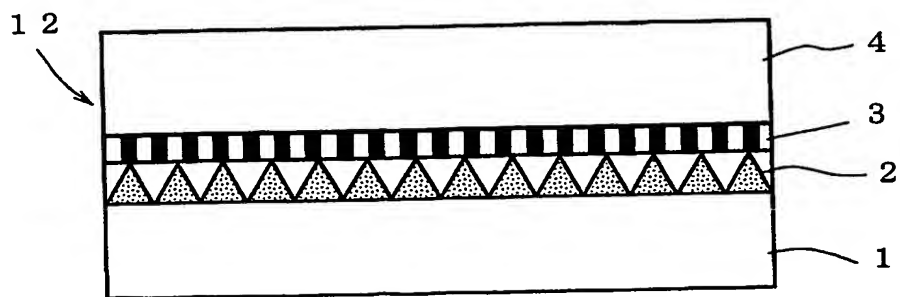
【図3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 従来の結晶成長方法がそのまま適用可能で、かつ従来よりも大幅に欠陥密度の少ないGaN単結晶のエピタキシャル成長を可能とするGaN結晶成長用下地基板としての多孔質基板とその製造方法、GaN系半導体積層基板とその製造方法を提供する。

【解決手段】 基板1に異なる材料からなる層2a, 3aを二層以上形成し、前記各層2a, 3aに熱処理を加えることにより基板1上に空隙を有する第二の多孔質層2と第一の多孔質層3を形成したものである。

【選択図】 図2

特願 2002-190270

出 願 人 履 歴 情 報

識別番号

[000005120]

1. 変更年月日

1990年 8月21日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目1番2号

氏 名

日立電線株式会社

2. 変更年月日

1999年11月26日

[変更理由]

住所変更

住 所

東京都千代田区大手町一丁目6番1号

氏 名

日立電線株式会社

特願 2002-190270

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.